

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-218644

(43)Date of publication of application : 26.09.1991

(51)Int.Cl.

H01L 21/60
H05K 1/14
// H01B 1/22

(21)Application number : 02-014018

(71)Applicant : SHARP CORP

(22)Date of filing : 24.01.1990

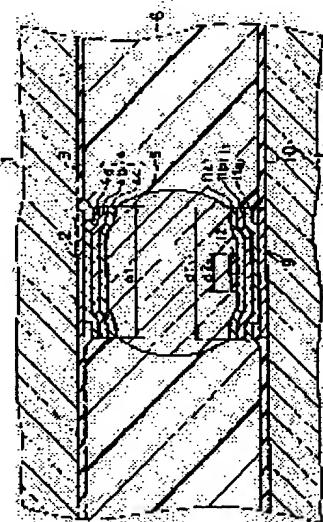
(72)Inventor : FUJIWARA TAKESHI

(54) CONNECTION STRUCTURE OF CIRCUIT BOARD

(57)Abstract:

PURPOSE: To contrive to relax a stress concentration on the connection parts of a solder bump by a method wherein a part, which is not connected to the solder bump, is provided on the electrode of a size to correspond to that of the electrode on the other side of one of first and second circuit boards.

CONSTITUTION: A surface protective film 10 on a circuit board 7 is partially removed and a pad 11 of a three layer structure, which is constituted of a first layer consisting of chrome, a second layer 11b consisting of copper and a third layer 11c consisting of gold, is formed on a wiring 9, whose surface is exposed, and constitutes an electrode along with the wiring 9. Moreover, a layer 12, whose outer diameter is smaller than that of the pad 11 and to which a solder bump is not adhered, is formed on the pad 11. Accordingly, while the upper and lower outer diameters subsequent to the connection of the solder bump 5 to the electrode are equally kept, one side of the connection areas of the bump can be made smaller than the other side. Thereby, a stress concentration on the connection parts of the bump is relaxed and the improvement of the reliability of the connection of the bump is achieved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報 (A)

平3-218644

⑬ Int. Cl.⁵H 01 L 21/60
H 05 K 1/14
// H 01 B 1/22

識別記号

3 1 1 S
A
D

府内整理番号

6918-5F
8727-5E
7244-5C

⑭ 公開 平成3年(1991)9月26日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 回路基板の接続構造

⑯ 特 願 平2-14018

⑰ 出 願 平2(1990)1月24日

⑱ 発明者 藤原 武司 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

⑲ 出願人 シヤープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑳ 代理人 弁理士 西教 圭一郎 外1名

明細書

1. 発明の名称

回路基板の接続構造

2. 特許請求の範囲

電極を有する第1の回路基板と、第1の回路基板の電極に対応する位置に電極を有する第2の回路基板とを、半田バンプを加熱溶融することによって電気的に接続する回路基板の接続構造において、

第1の回路基板または第2の回路基板のいずれか一方の回路基板の他方の電極に対応する大きさの電極に、半田バンプによって接続されない部分を設けることを特徴とする回路基板の接続構造。

3. 発明の詳細な説明

産業上の利用分野

本発明は、半導体回路基板、セラミック回路基板、フレキシブル回路基板、ガラス回路基板またはプリント回路基板などの回路基板を、他の回路基板に電気的に接続するために好適に実施される回路基板の接続構造に関する。

従来の技術

従来、上記各種の回路基板の電極を他の回路基板の電極に接続する方法としては、WB (Wire Bonding) 法やFC (Flip Chip) 法などがある。

WB法は、AuやAlなどの細線を用いて、一方の回路基板の各電極を、他方の回路基板の対応する各電極に順次接続する方法である。

FC法は、両回路基板を対向した状態で、たとえば半田バンプを加熱溶融することによって電極間を接続する方法である。この方法は、接続すべき電極数に比例して結線時間も増大してしまう前記WB法と比較して、接続すべき電極数が増加しても結線時間が変わらないという特徴を有する。

第3図に、半導体回路基板1と他の回路基板7を、従来のFC法を用いて接続した平面図を示す。第3図中、電極接続部は点線で示されている。

また第4図は、第3図の切断面図Ⅰ-Ⅰ'から両回路基板1、7をその厚み方向に亘って切断した断面図である。第4図を参照して、半導体回路基板1の表面にはアルミニウムの配線2が形成され、

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

この配線2上にその一部がエッチング除去された穿孔部を有する塗化ケイ素から成る表面保護膜3が接着されている。

さらに、この表面保護膜3上には、穿孔部を中心にして第1層4aをクロム、第2層4bを銅、第3層4cを金とする3層構造のパッド4が形成され、配線2とともに電極を構成している。

一方、他の回路基板7にも上記と同様に、表面保護膜10が一部除去され、露出したアルミニウムの配線9上に、第1層11aをクロム、第2層11bを銅、第3層11cを金とする3層構造のパッド11が形成され、配線9とともに電極を構成している。

半導体回路基板1の電極と他の回路基板7の電極とは、半田バンプ5を介して電気的に接続され、さらに、耐湿性等の信頼性を向上させるために、基板1、7間に樹脂6が注入されている。

このような半田バンプ5による接続において、半導体回路基板1自身の不良または接続不良などのために樹脂6を注入する前に、不良の半導体回

合、半田バンプ5に加わる熱応力は回路基板7側の方が半導体回路基板1側よりも大きくなり、また回路基板7側に応力集中を招き、回路基板7側の接続信頼性が低下するという問題があった。

したがって本発明の目的は、上記従来技術の問題点を解決した回路基板の接続構造を提供することである。

課題を解決するための手段

本発明は、電極を有する第1の回路基板と、第1の回路基板の電極に対応する位置に電極を有する第2の回路基板とを、半田バンプを加熱溶融することによって電気的に接続する回路基板の接続構造において、

第1の回路基板または第2の回路基板のいずれか一方の回路基板の他方の電極に対応する大きさの電極に、半田バンプによって接続されない部分を設けることを特徴とする回路基板の接続構造である。

作用

本発明に従えば、第1の回路基板または第2の

回路基板を取り外す必要が生じる場合がある。

不良の半導体回路基板1の取り外しは、一般に回路基板7を加熱し、半田バンプ5を軟化させ、力学的に外力を加えて行われている。

このとき従来は第4図に矢印d1およびd3で示すように、半導体回路基板1のパッド4の外径d1よりも回路基板7のパッド11の外径d3を小さくして、半田バンプ5の破断部分を回路基板7に近い部分、すなわちパッド11の第3層11cと半田バンプ5の接続部付近とし、かつ、残存する半田の量が一様になるようにして、良品の半導体回路基板の取付けが容易になるようにしていた。

発明が解決しようとする課題

しかしながら、上述した従来の接続方法では、両基板1、7の接続後半田バンプの外径が上下で不均等となっている。

このため、たとえば半導体回路基板1の発熱や環境温度の変化によって半導体回路基板1と回路基板7の熱膨張率の差に伴う熱応力が発生した場合

回路基板のいずれか一方の電極に半田バンプによって接続されない部分を構成することによって、半田バンプの接続後の外径を上下均等に保ちながら、接続面積を一方を他方よりも小さくすることができる。

実施例

第1図は本発明による回路基板の接続構造の一実施例を示す断面図で、回路基板7側のパッド11に半田が付かない層12を構成したものである。

第1図を参照して、シリコンまたはガリウムヒ素などの基板上に拡散層が形成され、これによって多数のトランジスタや、ダイオードなどが構成されている半導体回路基板1の一方表面には、たとえばA1、N1、T1またはWなどから成る配線2が形成されている。この配線2上には、その一部がエッチング除去された穿孔部を有する表面保護膜3が設けられている。この表面保護膜は、たとえばSiN、SiO₂またはポリイミドなどから成る。

さらにこの表面保護膜3上には、穿孔部を中心

THIS PAGE BLANK (USPTO)

REST AVAILABLE COPY

としてスパッタリング法やエレクトロニーム法などの蒸着法またはメッキ法などによって、第1層4aをクロム、第2層4bを銅、第3層4cを金とする3層構造のパッド4が形成され、配線2とともに電極を構成する。

本実施例では、パッドを3層構造としたけれども、たとえばパッドは親半田金属層とバリアメタル層との2層構造にしてもよい。この場合、親半田金属層は、半田バンプとの親和性を向上するためのものであって、たとえばCu, Ni, Au, Ag, Ptなどの金属およびそれらの合金を用いることができる。バリアメタル層は、前記親半田金属層上に設けられた半田バンプ5が拡散して電極2側へ浸透するのを防止するためのものであり、たとえばTi, W, Crなどの金属およびそれらの合金が使用できる。

一方、回路基板7上にも上記と同様に表面保護膜10が一部除去され、表面が露出した配線9上に、第1層11aをクロム、第2層11bを銅、第3層11cを金とする3層構造のパッド11が

形成され、配線9とともに電極を構成する。配線9および表面保護膜10を構成する物質は前記と同じである。

さらに、このパッド11上には、外径(第1図中矢印d2で示す)がパッドの外径(第1図中矢印d1で示す)よりも小さい半田が付かない層12が形成されている。

この層12は、たとえばポリイミド、T1などから成りパッドと同様に、スパッタリング法やエレクトロニーム法などの蒸着法あるいはメッキ法などを用いて形成する。またこの層12は、接続の信頼性および半導体回路基1の取り外しを考慮して、パッド11と半田バンプ5との接続面の50~95%の範囲を占めるような大きさにすることが好ましい。

半導体回路基板1の電極と回路基板7の電極とは、レジストパターン形成法を用いたメッキ法やメタルマスクを用いた蒸着法などによって形成された半田バンプ5を介して電気的に接続される。さらに、耐温性等の信頼性を向上させるために、

両基板1, 7間に樹脂6を注入してもよい。

以上、本発明の回路基板の接続構造によると、半田バンプ5の外径が上下均等になり、さらに回路基板7側では層12の部分を除くパッド11上で半田バンプ5による接続が行われる。

第2図も本発明による回路基板の接続構造の一実施例を示す断面図で、回路基板7側のパッド11内側に半田が付かない部分を構成したものである。

第2図を参照して、シリコンまたはガリウムヒ素などの基板上に拡散層が形成され、これによって多數のトランジスタや、ダイオードなどが構成されている半導体回路基板1の一方表面には、たとえばAl, Ni, TiまたはWなどから成る配線2が形成されている。この配線2上には、その一部がエッチング除去された穿孔部を有する表面保護膜3が設けられている。この表面保護膜は、たとえばSiN, SiO₂またはポリイミドなどから成る。

さらにこの表面保護膜3上には、穿孔部を中心

としてスパッタリング法やエレクトロニーム法などの蒸着法またはメッキ法などによって、第1層4aをクロム、第2層4bを銅、第3層4cを金とする3層構造のパッド4が形成され、配線2とともに電極を構成する。

本実施例では、パッドを3層構造としたけれども、たとえばパッドは親半田金属層とバリアメタル層との2層構造にしてもよい。この場合、親半田金属層は、半田バンプとの親和性を向上するためのものであって、たとえばCu, Ni, Au, Ag, Ptなどの金属およびそれらの合金を用いることができる。バリアメタル層は、前記親半田金属層上に設けられた半田バンプ5が拡散して電極2側へ浸透するのを防止するためのものであり、たとえばTi, W, Crなどの金属およびそれらの合金が使用できる。

一方、回路基板7上にも上記と同様に、表面保護膜10が一部除去され、露出した配線9上に3層構造のパッド11が形成されている。このパッド11は、第1層11aを半田が付かないポリイ

ミド、T1などの材料、第2層11bを銅、第3層11cを金で構成しており、第2層11bおよび第3層11cには、エッティングによって第2回中矢荷で示す外径d2の穿孔部を設けている。

半導体回路基板1の電極と回路基板7の電極とは、レジストパターン形成法を用いたマッキ法やメタルマスクを用いた蒸着法などによって形成された半田バンプ5を介して電気的に接続される。さらに、耐温性等の信頼性を向上させるために、両基板1、7間に樹脂6を注入してもよい。

以上、本発明の回路基板の接続構造によると、半田バンプ⑤の外径が上下均等になるとともに、回路基板7回では、穿孔部を除くパッド11面で半田バンプによる接続が行われる。

発明の効果

以上説明したように、第1の回路基板または第2の回路基板のいずれか一方の電極に、半田バンプによって接続されない部分を構成して接続面積を他方よりも小さくするとともに、半田バンプの外径を上下対称の安定した形状に保つことによっ

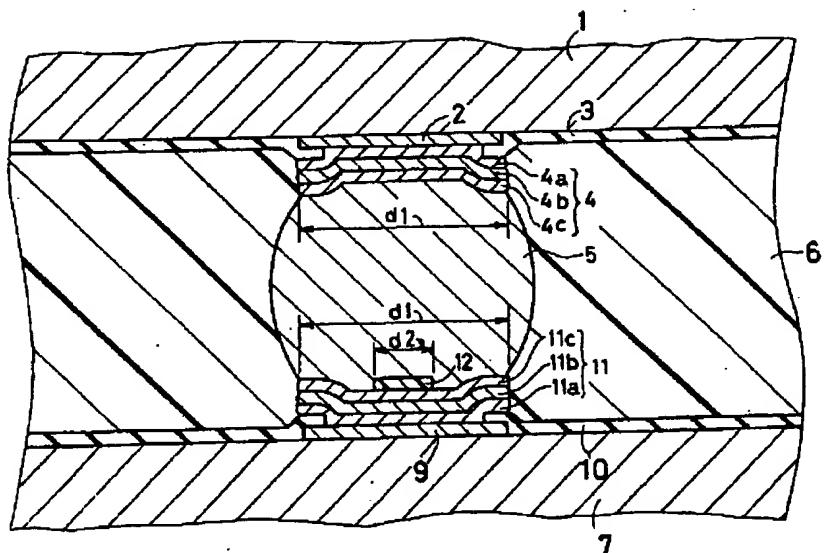
て、不良の回路基板の交換性を損なうことなく、従来のような半田バンプ接続部への応力集中を緩和することができて、接続信頼性が向上する。

4. 図面の簡単な説明

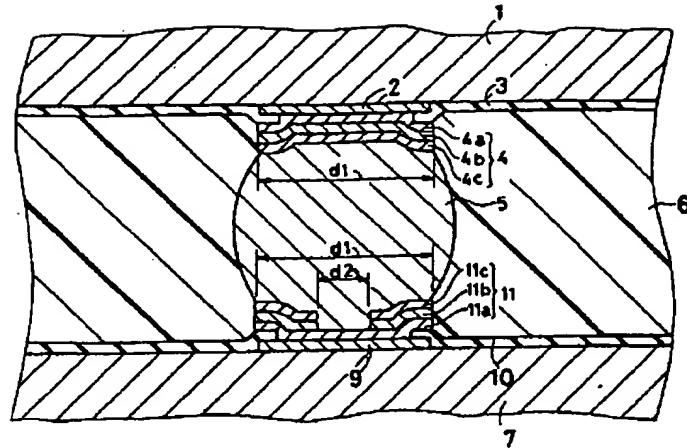
第1図は本発明の回路基板の接続構造を示す断面図、第2図は本発明の回路基板の接続構造を示す断面図、第3図は従来技術の回路基板の接続構造を示す平面図、第4図は従来技術の回路基板の接続構造を示す断面図である。

1 … 半導体回路基板、2 … 配線、3 … 表面保護膜、4 … パッド、5 … 半田バンプ、6 … 樹脂、7 … 回路基板、8 … 配線、9 … 表面保護膜、10 … パッド、11 … 半田が付かない層

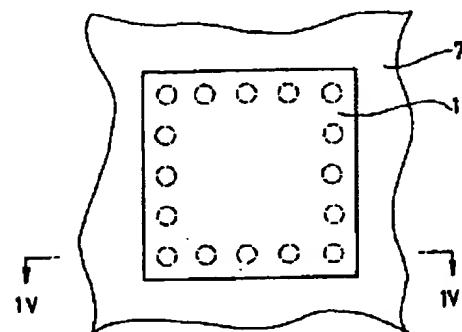
代理人 奉理士 西牧 圭一郎



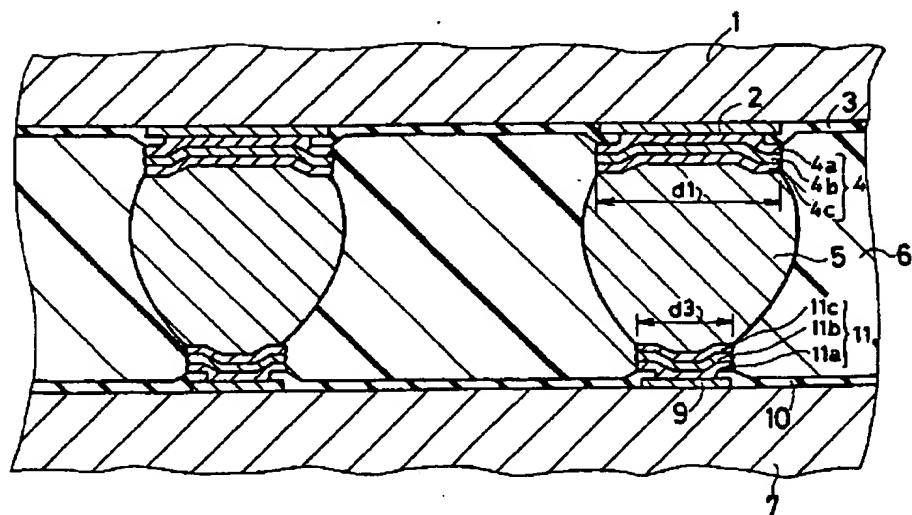
第 1 四



第 2 図



第 3 図



第 4 図

THIS PAGE BLANK (USPTO)